

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-286396

(P2000-286396A)

(43)公開日 平成12年10月13日 (2000.10.13)

(51)Int.Cl. ⁷	識別記号	F I	マーク ⁸ (参考)
H 01 L 27/10	4 5 1	H 01 L 27/10	4 5 1 5 F 0 0 1
H 01 B 3/12	3 0 1	H 01 B 3/12	3 0 1 5 F 0 8 3
H 01 L 27/108		H 01 L 27/10	6 5 1 5 G 3 0 3
21/8242		29/78	3 7 1
21/8247			

審査請求 未請求 請求項の数12 OL (全18頁) 最終頁に続く

(21)出願番号 特願平11-94383

(71)出願人 000004075

ヤマハ株式会社

静岡県浜松市中沢町10番1号

(22)出願日 平成11年3月31日 (1999.3.31)

(72)発明者 樋山 邦夫

静岡県浜松市中沢町10番1号 ヤマハ株式会社内

(72)発明者 塚井 秀樹

静岡県浜松市中沢町10番1号 ヤマハ株式会社内

(74)代理人 100090158

弁理士 藤巻 正憲

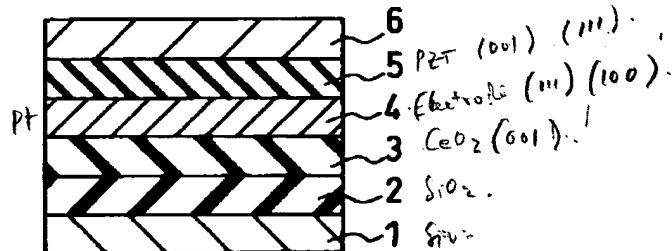
最終頁に続く

(54)【発明の名称】 強誘電体メモリ及び強誘電体メモリの製造方法

(57)【要約】

【課題】 残留分極値が高く、ヒステリシス曲線の角形比が優れ、分極反転時のS/N比が高く低電圧で駆動することができると共に、低温度で低成本で製造することができる強誘電体メモリ及び強誘電体メモリの製造方法を提供する。

【解決手段】 $Pb_xZr_{(1-y)}Ti_yO_3$ を含有する組成を有する強誘電体膜を有し、強誘電体膜の結晶粒のうち、10%以上の結晶粒の分極軸が強誘電体膜に対して垂直に配向されている。



【特許請求の範囲】

【請求項1】 $Pb_xZr_{(1-y)}Ti_yO_3$ を含有する組成を有する強誘電体膜を有し、前記強誘電体膜の結晶粒のうち、10%以上の結晶粒の分極軸が前記強誘電体膜の表面に対して垂直に配向されていることを特徴とする強誘電体メモリ。

【請求項2】 $Pb_xZr_{(1-y)}Ti_yO_3$ 及び Li を含有する組成を有する強誘電体膜を有し、前記強誘電体膜の結晶粒のうち、10%以上の結晶粒の分極軸が前記強誘電体膜の表面に対して垂直に配向されていることを特徴とする強誘電体メモリ。

【請求項3】 x の値は0.9乃至1.3、 y の値は0.3乃至0.7であり、前記強誘電体膜の膜厚は500乃至5000Åであることを特徴とする請求項1又は2に記載の強誘電体メモリ。

【請求項4】 x の値は0.9乃至1.3、 y の値は0.3乃至0.7であり、前記強誘電体膜の膜厚は500乃至5000Åであると共に、 Li の添加量は0.2乃至20mol%であることを特徴とする請求項2に記載の強誘電体メモリ。

【請求項5】 前記強誘電体膜の下面側には下部電極が形成され、前記下部電極は格子定数が $3.9 \pm 0.4\text{ \AA}$ である材料からなり、前記下部電極の全体の結晶粒のうち、表面が格子定数を含む面である結晶粒が10%以上であることを特徴とする請求項1乃至4のいずれか1項に記載の強誘電体メモリ。

【請求項6】 前記強誘電体膜の下面側には下部電極が形成され、前記下部電極は格子定数が $5.4 \pm 0.5\text{ \AA}$ である材料からなり、前記下部電極の全体の結晶粒のうち、表面が格子定数を含む面である結晶粒が10%以上であることを特徴とする請求項1乃至4のいずれか1項に記載の強誘電体メモリ。

【請求項7】 前記下部電極は Pt からなると共に、膜厚が200乃至3000Åであり、前記下部電極の全体の結晶粒のうち、(100)面に配向した結晶粒が10%以上であることを特徴とする請求項6に記載の強誘電体メモリ。

【請求項8】 前記下部電極は Ir からなると共に、膜厚が200乃至3000Åであり、前記下部電極の全体の結晶粒のうち、(100)面に配向した結晶粒が10%以上であることを特徴とする請求項6に記載の強誘電体メモリ。

【請求項9】 前記下部電極の前記強誘電体膜が形成されていない側には表面が(001)面に配向されたバッファ層が形成されていることを特徴とする請求項6乃至8のいずれか1項に記載の強誘電体メモリ。

【請求項10】 前記バッファ層は CeO_2 からなることを特徴とする請求項9に記載の強誘電体メモリ。

【請求項11】 (001)面に配向させてバッファ層を形成する工程と、前記バッファ層の上に下部電極の全

体の結晶粒のうち、(100)面に配向した結晶粒が10%以上である下部電極を形成する工程と、前記下部電極の上に強誘電体膜を形成する工程と、を有することを特徴とする強誘電体メモリの製造方法。

【請求項12】 前記強誘電体膜は Li を含有することを特徴とする請求項11に記載の強誘電体メモリの製造方法。

【発明の詳細な説明】

【0001】

10 【発明の属する技術分野】 本発明は、不揮発性半導体装置に好適な強誘電体メモリ及び強誘電体メモリの製造方法に関し、特に、強誘電体膜の結晶面を配向させて高い残留分極値及び高SN比が得られると共に、低電圧で駆動することができる強誘電体メモリ及び強誘電体メモリの製造方法に関する。

【0002】

【従来の技術】 従来、強誘電体をキャパシタ絶縁膜として使用した強誘電体メモリ(FRAM; Ferroelectric Random Access Memory)がある。図6は従来の第1の強誘電体メモリの構成を示す断面図であり、図7は従来の第2の強誘電体メモリを示す断面図であり、図8は従来の第3の強誘電体メモリを示す断面図である。

20 【0003】 従来の第1の強誘電体メモリは、図6に示すように、 Si からなる半導体基板100の上に膜厚が5000Åの SiO_2 膜101が形成されている。この SiO_2 膜101の上に、スパッタリング等により膜厚が1000Åの(111)面に主配向された Pt 膜102が形成されている。この Pt 膜102の上に膜厚が2000Åの(111)面に主配向された PZT ($Pb(Zr, Ti)O_3$)膜103が形成されている。この PZT 膜103の上に膜厚が1000Åの(111)面に主配向された Pt 膜104が形成されている。

30 【0004】 また、従来の第2の強誘電体メモリは、図7に示すように、従来の第1の強誘電体メモリと比較して、 Pt 膜102、104の間に形成される膜が、 SBT ($SrBi_2Ta_2O_9$)膜105である点で異なり、それ以外は従来の第1の強誘電体メモリと同様の構成である。

40 【0005】 更に、従来の第3の強誘電体メモリは、図8に示すように、 MgO からなる表面が(100)面の半導体基板100aの上に膜厚が1000Åの(100)面に配向された Pt 膜102aが形成されている。この Pt 膜102aの上に、膜厚が2000Åの(001)面に配向された PZT 膜103aが形成されている。この PZT 膜103aの上には膜厚が1000Åで(111)面に配向された Pt 膜104aが形成されている。

【0006】

50 【発明が解決しようとする課題】 しかし、従来の第1の強誘電体メモリでは、 Pt 膜の自己配向性が強く、 Pt

膜102を形成した場合、通常、表面が(111)面になりやすい。この(111)面に配向されたPt膜102上に形成されるPZT膜103は(111)面又は(100)面に配向しやすく、分極軸を含む(001)面には殆ど配向されない。このため、(001)面に配向された単結晶のPZT膜と比較して、残留分極値Prが低い値になるという問題点がある。また、ヒステリシス曲線の角形比が小さく、分極反転時のSN比が低くなるという問題点がある。

【0007】更に、このヒステリシス曲線の電圧に対する飽和特性が悪く低電圧で駆動することが困難であるという問題点がある。

【0008】また、従来の第2の強誘電体メモリは、ヒステリシス曲線の角形比が優れ、低電圧で飽和するヒステリシスを得ることができるもの、残留分極値PrがPZT膜の1/2以下であるという問題点がある。

【0009】また、製造時のアニール温度がPZT膜よりも高くする必要があるという問題点がある。

【0010】更に、従来の第3の強誘電体メモリは、(100)面の単結晶のPt膜102aの上には(001)面の単結晶のPZT膜103aを得ることができ

る。このため、理想的な(001)面の単結晶のPZT膜103aの残留分極値Prを得ることができる。また、ヒステリシス曲線の角形比が優れ、分極反転時のSN比も高い。更に、ヒステリシス曲線の電圧に対する飽和特性も良く低電圧で駆動することができる。しかし、6インチウエハと同等の面積の基板をSi基板と同等のコストでMgOからなる基板を製造することが困難である。このため、工業的には使用することが困難であるという問題点がある。

【0011】本発明はかかる問題点に鑑みてなされたものであって、残留分極値が高く、ヒステリシス曲線の角形比が優れ、分極反転時のSN比が高く低電圧で駆動することができると共に、低温度で低コストで製造することができる強誘電体メモリ及び強誘電体メモリの製造方法を提供することを目的とする。

【0012】

【課題を解決するための手段】本発明に係る強誘電体メモリは、 $Pb_xZr_{(1-y)}Ti_yO_3$ を含有する組成を有する強誘電体膜を有し、前記強誘電体膜の結晶粒のうち、10%以上の結晶粒の分極軸が前記強誘電体膜の表面に対して垂直に配向されていることを特徴とする。分極軸の配向の割合は、X線回折のピークの面積強度比により算出されるものである。

【0013】この場合、xの値は0.9乃至1.3、yの値は0.3乃至0.7であり、前記強誘電体膜の膜厚は500乃至5000Åであることが好ましい。

【0014】本発明に係る他の強誘電体メモリは、 $Pb_xZr_{(1-y)}Ti_yO_3$ 及びLiを含有する組成を有する強誘電体膜を有し、前記強誘電体膜の結晶粒のうち、10

%以上の結晶粒の分極軸が前記強誘電体膜の表面に対して垂直に配向していることを特徴とする。

【0015】この場合、xの値は0.9乃至1.3、yの値は0.3乃至0.7であり、前記強誘電体膜の膜厚は500乃至5000Åであると共に、Liの添加量は0.2乃至20mol%であることが好ましい。

【0016】本発明においては、前記強誘電体膜の下面側には下部電極が形成され、前記下部電極は格子定数が $3.9 \pm 0.4 \text{ \AA}$ 又は $5.4 \pm 0.5 \text{ \AA}$ である材料からなり、前記下部電極の全体の結晶粒のうち、表面が格子定数を含む面である結晶粒が10%以上であることが好ましい。

【0017】例えば、前記下部電極はPt又はIrからなると共に、膜厚が200乃至3000Åであり、前記下部電極の全体の結晶粒のうち、(100)面に配向した結晶粒が10%以上であることが好ましい。

【0018】更に、前記下部電極の前記強誘電体膜が形成されていない側には(001)面に配向されたバッファ層が形成されていることが好ましく、例えば、前記バッファ層は CeO_2 である。

【0019】本発明に係る強誘電体メモリの製造方法は、(001)面に配向させてバッファ層を形成する工程と、前記バッファ層の上に下部電極の全体の結晶粒のうち、(100)面に配向した結晶粒が10%以上である下部電極を形成する工程と、前記下部電極の上に強誘電体膜を形成する工程と、を有することを特徴とする。

【0020】この場合、前記強誘電体膜はLiを含有することが好ましい。

【0021】本発明においては、強誘電体膜の結晶粒のうち、10%以上の結晶粒の分極軸が強誘電体膜の表面に対して垂直に配向することにより、自発分極量が増大し、残留分極値が高くなる。このため、ヒステリシス曲線の角形比が優れる、即ち、分極反転時のSN比が高くなり低電圧で駆動することができる。

【0022】

【発明の実施の形態】以下、本発明の実施例に係る強誘電体メモリ及び強誘電体メモリの製造方法について添付の図面を参照して詳細に説明する。図1は本発明の実施例に係る強誘電体メモリを示す断面図である。

【0023】本実施例においては、図1に示すように、Siからなる半導体基板1の上にSiO₂膜2が形成されている。このSiO₂膜2の上にはバッファ層3として、表面が(001)面に配向された CeO_2 膜が形成されている。このバッファ層3の上には下部電極4として表面が主に(111)面と(100)面とに配向され、下部電極4の結晶粒のうち、結晶粒の表面が(100)面で、この結晶粒が10%以上であるPt膜が形成されている。この下部電極4の上にはPZT膜5が形成されている。このPZT膜5はその表面が主に(001)面と(111)面とに配向され、これらの結晶面の

中で分極軸を含む(001)面が10%以上存在する。即ち、PZT膜5の表面の結晶粒のうち、10%以上の結晶粒の分極軸がPZT膜5に対して垂直に配向されている。このPZT膜5の上には上部電極6として(111)面に主配向されたPt膜が形成されている。

【0024】次に、上述の構成の強誘電体メモリの動作について図2を参照して説明する。図2は縦軸に分極値、横軸に電界をとり、強誘電体メモリのヒステリシスを示すグラフ図である。

【0025】図2に示すように、D点から電界を印加していくと、図中の矢印に沿って分極量を増加させると、F点で分極値が零になる。このF点を抗電界といい、分極反転させる目安になる電界である。そして、電界がE_{max}であるB点において分極値を飽和分極値P_{max}という。その後、マイナス側に電界を印加して電界を零まで戻す。このとき、分極値は零にはならず、ある値をもつ。この値を残留分極値P_rという。更に、マイナス側に電界を印加するとマイナス側の飽和分極値を示すD点に到達する。これによりヒステリシス曲線が形成される。また、この強誘電体メモリにおいて、SN比は、図2に示すように下記式1で示すことができる。

【0026】

$$【数1】 SN\text{比} = P_r / (P_{max} - P_r)$$

【0027】従って、SN比を向上させるためには、残留分極値P_rの値を大きくする必要がある。

【0028】本実施例においては、PZT膜5の表面の結晶粒のうち、10%以上の結晶粒の分極軸をPZT膜5の表面に対して垂直に配向することにより、残留分極値P_rが高くなる。このため、分極反転時のSN比が高くなる。また、残留分極値P_rが高くなるので、ヒステリシス曲線の角形比が優れる。なお、この分極軸を含む(001)面が10%以下では、残留分極値P_rを十分に高くすることができない。このため、PZT膜5の表面の結晶粒のうち、(001)面を10%以上配向させる。即ち、PZT膜5の表面の結晶粒のうち、10%以上の結晶粒の分極軸をPZT膜5に対して垂直に配向させる。

【0029】なお、本実施例においては、PZT膜5にLiを1乃至20mol%添加する構成とすることもできる。このLiを添加した場合には、リーク電流値を小さくすることができる。

【0030】次に、本実施例に係る強誘電体メモリの製造方法について図1を参照して詳細に説明する。先ず、例えば、Siからなる半導体基板1の表面に膜厚が5000ÅのSiO₂膜2を形成する。次に、例えば、ターゲットとしてCeO₂ターゲットを使用し、スパッタ装置の真空チャンバを真空中度が2.0×10⁻⁶Torrまで真空排気した後、5mTorrの100%のArガスが80%、O₂ガスが20%の混合ガスを真空チャンバに導入す

る。RFスパッタ法により、半導体基板1の温度を100乃至700°Cにして、このSiO₂膜2の上にバッファ層3として、例えば、表面に(001)面を配向させた膜厚が1000ÅのCeO₂膜を形成する。

【0031】次に、例えば、ターゲットとしてPtターゲットを使用し、スパッタ装置の真空チャンバを真空中度が2.0×10⁻⁶Torrまで真空排気した後、5mTorrの100%のArガスを真空チャンバに導入する。RFスパッタ法により、半導体基板1の温度を700°Cにして、このバッファ層3の上に下部電極4として、例えば、膜厚が1000ÅのPt膜を形成する。このとき、(001)面に配向させたCeO₂膜の上にはPt膜は自然に配向される。このため、Pt膜の表面の結晶粒のうち、(100)面に配向する結晶粒を10%以上得ることができる。

【0032】次に、所望の強誘電体の組成を有するソルゲル液を10重量%の濃度の溶液にして下部電極4の上に3000rpmの回転数で10秒間スピンドルティングする。そして、400°Cで10分間プリベークする。以降、スピンドルティング及びプリベークを4回繰り返す。次に、例えば、600°Cの温度で1時間のアニールを行ない膜厚が2000ÅのPZT膜5を形成する。このとき、PZT膜5はPt膜の(100)面に形成されるため自然に配向される。このため、PZT膜5の表面の結晶粒のうち、(001)面に配向する結晶粒を10%以上得ることができる。

【0033】次に、このPZT膜5の上に上部電極6として、例えば、ターゲットとしてPtターゲットを使用し、スパッタ装置の真空チャンバを真空中度が2.0×10⁻⁶Torrまで真空排気した後、5mTorrの100%のArガスを真空チャンバに導入する。RFスパッタ法により、半導体基板1の温度を700°Cにして、このPZT膜5の上に上部電極6として、例えば、膜厚が1000ÅのPt膜を形成する。これにより、強誘電体メモリを製造することができる。

【0034】本実施例においては、PZT膜5にLiを0.2乃至20mol%添加することができる。なお、このLiの添加量は0.2mol%未満ではアニール温度が高くなる。一方、Liの添加量が20mol%を超えると、SN比が低下し、リーク電流値が上昇する。このため、Liの添加量は0.2乃至20mol%とする。

【0035】また、Liを添加することにより、PZT膜5だけのものと比較してアニール温度が低下する。例えば、本実施例においては650°CであったがLiを1乃至20mol%添加したものでは550°Cとすることができる。更に、アニール温度はSBT膜と比較しても低温度行うことができため、製造時の熱による影響を抑えることができる。

50 【0036】また、本実施例においては、(001)面

を配向させたCeO₂膜からなるバッファ層3上に下部電極4としてPt膜を形成することにより、形成されたPt膜が自然に配向されて、Pt膜の表面の結晶粒のうち、(100)面に配向する結晶粒を10%以上得ることができる。このため、下部電極4の上に形成されるPZT膜の面も、Pt膜の(100)面に形成されるため自然に配向される。このことにより、PZT膜の表面の結晶粒のうち、X線回折のピークの面積強度比で(001)面に配向された結晶粒を10%以上得ることができる。従って、高い残留分極値Prを得ることができる。また、ヒステリシス曲線も角形比が優れ、分極時のSN比も高くなる。更に、ヒステリシス曲線の電圧に対する飽和特性が優れ低電圧で駆動することができる。

【0037】更に、本実施例においては、PZT膜の膜厚を2000Åとしたが、500乃至5000Åであることが好ましく、更に好ましくは1000乃至3000Åである。また、下部電極4はPt膜に限定されるものではなく、Ir膜とすることもできる。この下部電極4の膜厚を1000Åとしたが、200乃至3000Åが好ましく、更に好ましくは500乃至2000Åである。いずれの下部電極4も(100)面が10%以上配向していることが望ましい。更に、下部電極4の材料としては格子定数が3.9±0.4Å又は5.4±0.5Åであれば上述の例に限定されるものではない。

【0038】

【実施例】以下、本発明の実施例について、図1に示す実施例の構造の強誘電体メモリ及び図6乃至8に示す比較例の構造の強誘電体メモリを作製し、両者の特性を比較した結果について説明する。

【0039】第1実施例

本発明の実施例の方法によりPbZr_{0.52}Ti_{0.48}の組成を有するPZT膜の強誘電体メモリを作製した。実施例No.1として、(001)面が主配向されているPt膜の上に膜厚が2000ÅのPZT膜を形成した。一方、比較例No.20として、(111)面が主配向しているPt膜の上に膜厚が2000ÅのPZT膜を形成した。この実施例No.1と比較例No.20とを表1ヒステ*

*リシス曲線を調べた。この結果を図3に示す。図3は縦軸に分極値(2Pr)、横軸に電界をとり、強誘電体メモリのヒステリシスを示すグラフ図である。図3中、実線は実施例No.1を示し、破線は比較例No.20を示す。

【0040】図3に示すように、本発明の範囲に入る実施例No.1は(001)面に主配向されているPt膜の上にPZT膜を形成しているため、PZT膜は表面が(001)面に配向されやすくなった。このため、角形比が優れたヒステリシス曲線になった。また、SN比も

10 高くすることができた。一方、比較例No.20は(111)面が主配向されているPt膜の上にPZT膜を形成しているため、PZT膜は(111)面に配向されやすくなった。このため、分極が電界に対して有効に作用しないため、残留分極値Prが低く、角形比が小さいものとなり、SN比が低いものになった。

【0041】第2実施例

本発明の実施例の方法によりPbZr_{0.52}Ti_{0.48}の組成を有するPZT膜の表面の(001)面の配向率を変えて強誘電体メモリを作製した。これらの強誘電体メモリについて、駆動電圧が±1.5Vにおける残留分極値Pr、SN比及び飽和電圧を測定した。飽和電極は、駆動電圧が±5Vにおける残留分極値Prの90%を得ることができる電圧とした。

【0042】なお、残留分極値Prの目標値は10μC/cm²であり、SN比の目標値は5であり、飽和電圧の目標値は1.5Vである。これらの結果を表1及び図4に示す。図4は縦軸に駆動電圧が±1.5Vにおける残留分極値Pr、SN比及び飽和電圧、横軸にPZT膜の(001)面の配向率をとり、PZT膜の(001)面の配向率と駆動電圧が±1.5Vにおける残留分極値Pr、SN比及び飽和電圧との関係を示すグラフ図である。図4中、◆はPr、■はSN比及び▲は飽和電圧を示し、更に、◇はPrの目標値、□はSN比の目標値及び△は飽和電圧の目標値を示す。

【0043】

【表1】

	No.	PZT(001) 配向率(%)	Pr (μC/cm ²)	Pr/ (P _{max} - Pr)	飽和電圧 (V)
実施例	2	10	23.4	7	1.5
	3	20	27	9	1.5
	4	50	36	1.8	1.5
	5	100	46	5.0	1.5
比較例	21	1	8	4	4
	22	5	9	4.5	3

【0044】上記表1及び図4に示すように、実施例No.2乃至5は、駆動電圧が±1.5Vにおける残留分極値Pr、SN比及び飽和電極が目標値を満足することができた。一方、比較例No.21乃至22は、PZT膜の

(001) 面の配向率が本発明の範囲未満であるため、駆動電圧が±1.5Vにおける残留分極値Pr、SN比及び飽和電圧が目標値を満足することができなかった。

【0045】第3実施例

本発明の実施例の方法によりPbZr_{0.52}Ti_{0.48}の組成を有するPZT膜にLiを0乃至25mol%添加して強誘電体メモリを作製した。これらの強誘電体メモリについて、駆動電圧が±1.5VにおけるSN比及びリーク電流値並びに駆動電圧が±5Vにおけるリーク電流値及び最低アニール温度を測定した。

【0046】なお、SN比の目標値は5であり、駆動電圧が±1.5V及び±5Vにおけるリーク電流値の目標値は1μA/cm²である。これらの結果を表2及び図*

*5に示す。図5は縦軸に駆動電圧が±1.5VにおけるSN比及びリーク電流値並びに駆動電圧が±5Vにおけるリーク電流値及び最低アニール温度、横軸にLiの添加量をとり、Liの添加量と駆動電圧が±1.5VにおけるSN比及びリーク電流値並びに駆動電圧が±5Vにおけるリーク電流値との関係を示すグラフ図である。図5中、◆はSN比、○は±1.5Vにおけるリーク電流値、●は±5Vにおけるリーク電流値及び■は最低アニール温度を示し、更に、◇はSN比の目標値及び▲はリーク電流値の目標値を示す。

【0047】

【表2】

	No.	Li 添加量 (mol%)	Pr/ (P _{max} - Pr)	リーク電流(μA/cm ²)		最低アニール 温度(℃)
				(±1.5V)	(±5V)	
実施例	6	1	1.8	0.1	0.4	550
	7	1.0	1.7	0.1	0.3	550
	8	2.0	1.5	0.3	0.6	550
比較例	23	0	1.8	0.3	0.9	650
	24	2.5	2	1	5	550

【0048】上記表2及び図5に示すように、実施例No.6乃至8は駆動電圧が±1.5VにおけるSN比及びリーク電流値並びに駆動電圧が±5Vにおけるリーク電流値の目標値を満足するものであった。

【0049】一方、比較例No.23はLiの添加量が本発明の範囲未満であるため、駆動電圧が±1.5VにおけるSN比及びリーク電流値並びに駆動電圧が±5Vにおけるリーク電流値の目標値を満足するものの、最低アニール温度が高くなってしまった。比較例No.24はLiの添加量が本発明の範囲を超えていたため、駆動電圧が±1.5VにおけるSN比及びリーク電流値並びに駆動電圧が±5Vにおけるリーク電流値の目標値を超えてしまった。

【0050】第4実施例

本発明の実施例の方法により表3に示すスパッタリング条件でスパッタを行ない表4乃至11に示す強誘電体メモリを作製した。なお、本実施例においては、比較例No.26を除いて板厚0.6mmのSi基板の上に膜厚が5000ÅのSiO₂膜の上に形成した。比較例No.26は板厚が0.8mmで格子定数が4.2Åの表面が(100)面のMgO単結晶基板の上に形成した。

※【0051】これらの表4乃至9に示す強誘電体メモリについて残留分極値Pr、飽和電圧、SN比、生産性及びリーク電流値を測定した。

【0052】残留分極値Prの測定は、±5、±3V及び±1.5の駆動電圧を印加して行ない、基準値を10μC/cm²とした。

【0053】飽和電圧は、±5Vの駆動電圧で得ることができる残留分極Prの90%の値とし、基準値を1.5V以下とした。

【0054】SN比は、±5、±3V及び±1.5の駆動電圧を印加して行ない、基準値を2とし、好ましくは5以上とした。

【0055】生産性は、Si基板上での成膜状態を観察した。基準は、成膜状態が良好なものを良とした。

【0056】リーク電流の測定は、±5、±3V及び±1.5の駆動電圧を印加して行ない、基準値を10μA/cm²とした。これらの結果を表10及び11に示す。

【0057】

【表3】

※

1 1

1 2

スベック No.	CeO ₂ 成膜 温度(℃)	CeO ₂ (001) 配向(%)	Pt成膜 温度(℃)	Pt(001) 配向(%)	アーチ 温度	PZT(001) 配向(%)
A	300	10	700	10	700	5
B	450	20	700	20	700	10
C	700	50	700	50	700	20
D	100	5	700	5	700	5

【0058】

* * 【表4】

		実施例 No. 9	実施例 No. 10
上 部 電 極	上部電極材料	Pt	Pt
	上部電極膜厚(Å)	1000	1000
強 誘 電 体	強誘電体材料	PbZr _{0.55} Ti _{0.45}	PbZr _{0.55} Ti _{0.45}
	格子定数(Å)	3.9	3.9
	成膜法	ソルゲル	ソルゲル
	アーチ温度(℃)	650～750	650～750
	膜厚(Å)	1000	1000
	分極軸配向割合	(001)10%	(001)20%
下 部 電 極	下部電極材料	Pt	Pt
	格子定数(Å)	3.9	3.9
	下部電極膜厚(Å)	1000	1000
	(100)面配向割合	10%	20%
バ ッ ク フ ル 層	バッカク層材料	CeO ₂	CeO ₂
	格子定数(Å)	5.2	5.2
	成膜法(スベック No.)	A	B
	バッカク層膜厚(Å)	200	200
	(001)面配向割合	(001)10%	(001)20%

【0059】

* * 【表5】

13

14

		実施例 No. 1 1	実施例 No. 1 2
上 部 電 極	上部電極材料	Pt	Ir
	上部電極膜厚(Å)	1000	1000
強 誘 電 體	強誘電体材料	PbZr _{0.65} Ti _{0.35}	PbZr _{0.65} Ti _{0.35}
	格子定数(Å)	3.9	3.9
	成膜法	ソルゲル	ソルゲル
	アニール温度(°C)	650~750	650~750
	膜厚(Å)	1000	1000
	分極軸配向割合	(001)50%	(001)50%
下 部 電 極	下部電極材料	Pt	Ir
	格子定数(Å)	3.9	3.9
	下部電極膜厚(Å)	1000	1000
	(100)面配向割合	50%	50%
バ ッ フ フ ア 層	バッファ層材料	CeO ₂	CeO ₂
	格子定数(Å)	5.2	5.2
	成膜法(バッカ No.)	C	C
	バッカ層膜厚(Å)	200	200
	(001)面配向割合	(001)50%	(001)50%

【0060】

* * 【表6】

		実施例 No. 1 3	実施例 No. 1 4
上 部 電 極	上部電極材料	Pt	Pt
	上部電極膜厚(Å)	1000	1000
強 誘 電 体	強誘電体材料	PbZr _{0.65} Ti _{0.35} +Li1%	PbZr _{0.65} Ti _{0.35} +Li1%
	格子定数(Å)	3.9	3.9
	成膜法	ラメラ法	ラメラ法
	アニール温度(℃)	550~700	550~700
	膜厚(Å)	1000	1000
	分極軸配向割合	(001)20%	(001)50%
下 部 電 極	下部電極材料	Pt	Pt
	格子定数(Å)	3.9	3.9
	下部電極膜厚(Å)	1000	1000
	(100)面配向割合	20%	50%
	バッファ層材料	CeO ₂	CeO ₂
	格子定数(Å)	5.2	5.2
バ ッ フ ア 層	成膜法(バッフ No.)	B	C
	バッフ層膜厚(Å)	200	200
	(001)面配向割合	(001)20%	(001)50%

【0061】

* * 【表7】

17

18

		実施例 No.15	実施例 No.16
上 部 電 極	上部電極材料	Pt	Pt
	上部電極膜厚(Å)	1000	1000
強 誘 電 体	強誘電体材料	PbZr _{0.52} Ti _{0.48} +Li10%	PbZr _{0.52} Ti _{0.48} +Li20%
	格子定数(Å)	3.9	3.9
	成膜法	ソルゲル	ソルゲル
	アニール温度(℃)	550~700	550~650
	膜厚(Å)	1000	1000
	分極軸配向割合	(001)50%	(001)50%
下 部 電 極	下部電極材料	Pt	Pt
	格子定数(Å)	3.9	3.9
	下部電極膜厚(Å)	1000	1000
	(100)面配向割合	50%	50%
バ ッ フ ア 層	バッファ層材料	CeO ₂	CeO ₂
	格子定数(Å)	5.2	5.2
	成膜法	C	C
	バッファ層膜厚(Å)	200	200
	(001)面配向割合	(001)50%	(001)50%

【0062】

* * 【表8】

		実施例 No.17	実施例 No.18
上 部 電 極	上部電極材料	I r	I r
	上部電極膜厚(Å)	1000	1000
強 誘 電 体	強誘電体材料	PbZr _{0.65} Ti _{0.35} +Li1%	PbZr _{0.65} Ti _{0.35}
	格子定数(Å)	3.9	3.9
	成膜法	ソルゲル	ソルゲル
	アニーリング温度(℃)	550~700	650~700
	膜厚(Å)	1000	1000
	分極軸配向割合	(001)50%	(001)50%
下 部 電 極	下部電極材料	I r	I r
	格子定数(Å)	3.9	3.9
	下部電極膜厚(Å)	1000	1000
	(100)面配向割合	50%	50%
バ ッ フ ア 層	バッファ層材料	CeO ₂	CeO ₂
	格子定数(Å)	5.2	5.2
	成膜法	C	C
	バッファ層膜厚(Å)	200	200
	(001)面配向割合	(001)50%	(001)50%

【0063】

* * 【表9】

21

22

		実施例 No. 19	比較例 No. 25
上 部 電 極	上部電極材料	I r	P t
	上部電極膜厚(Å)	1000	1000
強 誘 電 體	強誘電体材料	PbZr _{0.40} Ti _{0.60} +Li 1%	PbZr _{0.52} Ti _{0.48}
	格子定数(Å)	3.9	3.9
	成膜法	ソルゲル	ソルゲル
	アニール温度(°C)	550~700	650~750
	膜厚(Å)	1000	1000
	分極軸配向割合	(001)50% (111)50%	(001)0%、 (111)100%
下 部 電 極	下部電極材料	I r	P t
	格子定数(Å)	3.9	3.9
	下部電極膜厚(Å)	1000	1000
	(100)面配向割合	50%	0%、(111)100%
バ ッ フ ル 層	バッフル層材料	CeO ₂	—
	格子定数(Å)	5.2	—
	成膜法	C	—
	バッフル層膜厚(Å)	200	—
	(001)面配向割合	(001)50%	—

【0064】

* * 【表10】

		比較例 No. 2 6	比較例 No. 2 7
上 部 電 極	上部電極材料	Pt	Pt
	上部電極膜厚(Å)	1000	1000
強 誘 電 體	強誘電体材料	SrBiTa ₂ O ₉	PbZr _{0.52} Ti _{0.48}
	格子定数(Å)	—	3.9
	成膜法	ソルゲル	MOCVD
	アーネ温度(°C)	750~850	650~750
	膜厚(Å)	1000	1000
下 部 電 極	分極軸配向割合	—	(001)100%
	下部電極材料	Pt	Pt
	格子定数(Å)	3.9	3.9
	下部電極膜厚(Å)	1000	1000
	(100)面配向割合	0%、(111)メイン	100%
バ ッ フ ア 層	バッファ層材料	—	—
	格子定数(Å)	—	—
	成膜法	—	—
	バッファ層膜厚(Å)	—	—
	(001)面配向割合	—	—

【0065】

* * 【表11】

		比較例 No. 2 8	比較例 No. 2 9
上部電極	上部電極材料	Pt	Pt
	上部電極膜厚(Å)	1000	1000
強誘電体	強誘電体材料	PbZr _{0.52} Ti _{0.48}	PbZr _{0.52} Ti _{0.48} +Li25%
	格子定数(Å)	3.9	3.9
	成膜法	イオンサクナ	イオンサクナ
	アニール温度(℃)	650~750	550~650
	膜厚(Å)	1000	1000
	分極軸配向割合	(001)5%	(001)50%
下部電極	下部電極材料	Pt	Pt
	格子定数(Å)	3.9	3.9
	下部電極膜厚(Å)	1000	1000
	(100)面配向割合	5%	50%
バッファ層	バッファ層材料	CeO ₂	CeO ₂
	格子定数(Å)	5.2	5.2
	成膜法	D	C
	バッファ層膜厚(Å)	200	200
層	(001)面配向割合	(001)5%	(001)50%

【0066】
【表12】

* 30	No.	P _r (μC/cm ²)			飽和電圧
		(±15V)	(±3V)	(±5V)	
実 施 例	9	26	25	23.4	±15V
	10	30	29	27	±15V
	11	40	38	36	±15V
	12	38	37	35	±15V
	13	29	28	26.1	±15V
	14	39	37	35.1	±15V
	15	30	28	27	±15V
	16	25	24	22.5	±15V
	17	38	36	34.2	±15V
40	18	39	36	35.2	±15V
	19	38	36	35	±15V
	25	20	16	8	±3V以上
	26	5	5	4.5	±15V
	27	50	50	46	±15V
	28	21	19	9	±3V以上
比較 例	29	20	18	15	±3V

【表13】

No.	Pr/(P _{max} -Pr)			生産性	リーク電流(μA/cm ²)		
	(±1.5V)	(±3V)	(±5V)		(±1.5V)	(±5V)	
実施例	9	3	5	7	良	0.3	0.8
	10	5	7	9	良	0.2	0.7
	11	10	13	18	良	0.3	0.9
	12	10	13	18	良	0.4	0.9
	13	5	7	9	良	0.1	0.5
	14	10	13	18	良	0.1	0.4
	15	9	11	17	良	0.1	0.3
	16	8	10	15	良	0.3	0.6
	17	11	14	19	良	0.2	0.5
	18	13	15	20	良	0.2	0.5
	19	11	14	19	良	0.2	0.5
比較例	25	1	2	4	良	0.4	1
	26	2.5	5	9	良	0.2	0.7
	27	50以上 上	50以 上	50以上	困難	0.3	0.9
	28	1	2.2	4.5	良	0.4	0.7
	29	5	8	2	良	1.0	5

【0068】上記表12及び13に示すように、本発明の範囲に入る実施例No. 9乃至19は残留分極値Pr、飽和電圧、SN比、生産性及びリーク電流値の全てについて基準値を満足することができ良好な結果を得ることができた。

【0069】一方、比較例No. 25乃至29は残留分極値Pr、飽和電圧、SN比、生産性及びリーク電流値について基準値を満足することができず良好な結果を得ることができなかつた。

【0070】比較例No. 25はPZT膜の配向面が(111)面が主であるため、駆動電圧が±1.5Vにおける残留分極値Pr及びSN比が低かった。このため、この駆動電圧では駆動が困難であった。また、飽和電圧及びリーク電流値も基準値を満足することができなかつた。更に角形比も乏しくなつた。

【0071】比較例No. 26は強誘電体膜がPZT膜ではなく、SBT膜であるため、アニール温度が高いと共に、残留分極値Prが低くなつた。

【0072】比較例No. 27はMgO基板の上に形成されているため、生産性が乏しくなつた。このため、工業的生産には適していない。

【0073】比較例No. 28はPZT膜の(001)面の配向率が5%であるため、駆動電圧が±1.5Vにおける残留分極値Pr及びSN比が低かった。このため、この駆動電圧では駆動が困難であった。また、飽和電圧及びリーク電流値も基準値を満足することができなかつた。

*た。更に角形比も乏しくなつた。

【0074】比較例No. 29はLiの添加量が25mol 1%であるため、駆動電圧が±1.5VにおけるSN比が低かった。このため、ヒステリシス曲線のループも崩れ、この駆動電圧では駆動が困難であった。また、飽和電圧及びリーク電流値も基準値を満足することができなかつた。

【0075】

【発明の効果】以上詳述したように本発明においては、10%以上の結晶粒の分極軸が強誘電体膜の表面に対して垂直に配向することにより、自発分極量が増大し、残留分極値が高くなる。このため、ヒステリシス曲線の角形比が優れる、即ち、分極反転時のSN比が高くなり低電圧で駆動することができる。

【0076】また、(001)面を配向させたバッファ層上に、(100)面を10%以上配向させて下部電極を形成し、この上に強誘電体膜を形成することにより、自然に配向されて強誘電体膜の結晶粒のうち、結晶粒の分極軸が10%以上強誘電体膜の表面に対して垂直に配向することができる。このため、高い残留分極値Prを得ることができる。

【図面の簡単な説明】

【図1】 本発明の実施例に係る強誘電体メモリを示す断面図である。

【図2】 縦軸に分極値、横軸に電界をとり、強誘電体メモリのヒステリシスを示すグラフ図である。

【図3】 縦軸に分極値、横軸に電界をとり、強誘電体メモリのヒステリシスを示すグラフ図である。

【図4】 縦軸に駆動電圧が±1.5Vにおける残留分極値Pr、SN比及び飽和電圧、横軸にPZT膜の(001)面の配向率をとり、PZT膜の(001)面の配向率と駆動電圧が±1.5Vにおける残留分極値Pr、SN比及び飽和電圧との関係を示すグラフ図である。

【図5】 縦軸に駆動電圧が±1.5VにおけるSN比及びリーク電流値並びに駆動電圧が±5Vにおけるリーク電流値及び最低アニール温度、横軸にLiの添加量をとり、Liの添加量と駆動電圧が±1.5VにおけるSN比及びリーク電流値並びに駆動電圧が±5Vにおける

リーク電流値との関係を示すグラフ図である。

【図6】 従来の第1の強誘電体メモリを示す断面図である。

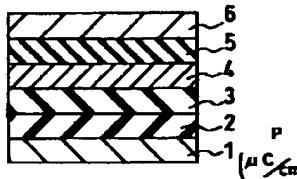
【図7】 従来の第2の強誘電体メモリを示す断面図である。

【図8】 従来の第3の強誘電体メモリを示す断面図である。

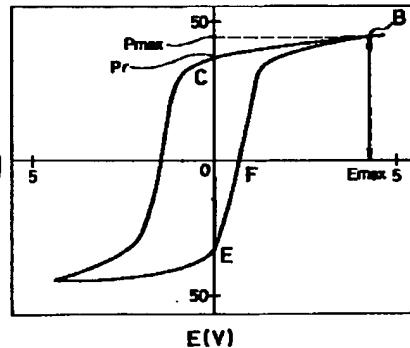
【符号の説明】

1、100；半導体基板、2、101；SiO₂膜、3；バッファ層、4；下部電極、5、103、103a；PZT膜、6；上部電極、102、102a、104、104a；Pt膜、105；SBT膜

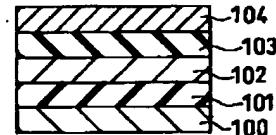
【図1】



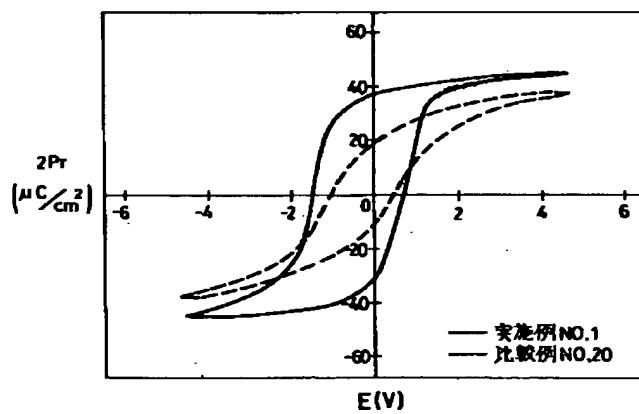
【図2】



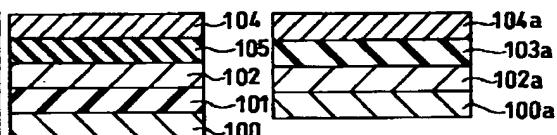
【図6】



【図3】

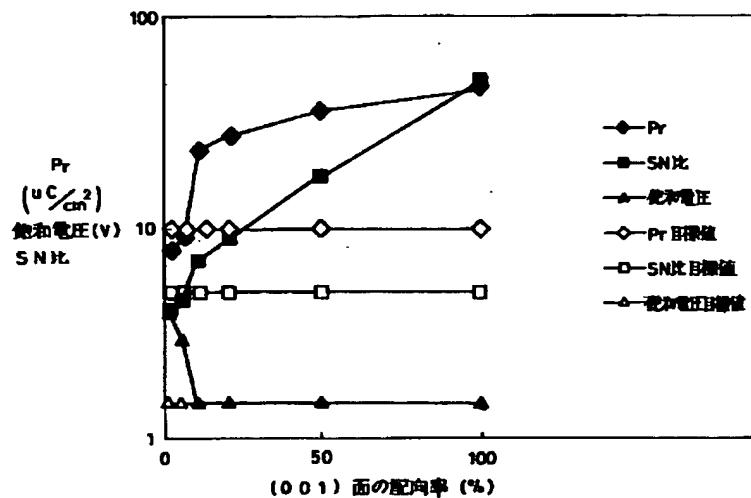


【図7】

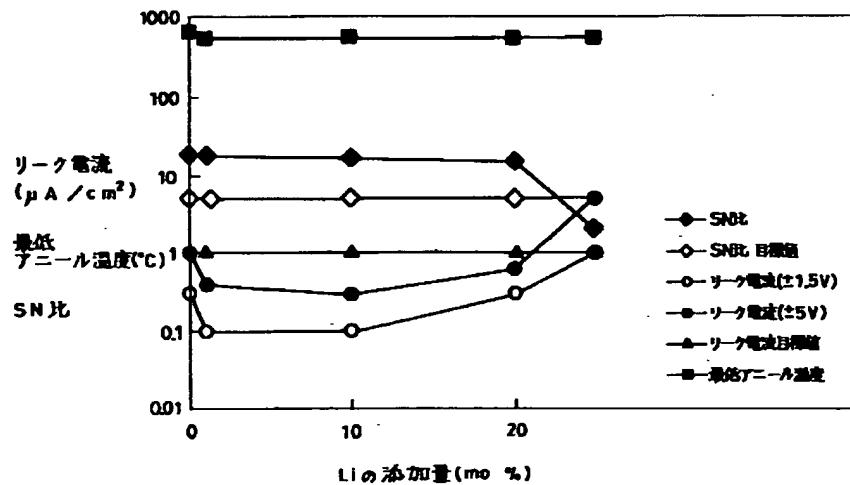


【図8】

【図4】



【図5】



フロントページの続き

(51) Int. Cl. 7

識別記号

F I

テーマコード(参考)

H 01 L 29/788

29/792

(72)発明者 岡田 升宏
静岡県浜松市中沢町10番1号 ヤマハ株式
会社内

Fターム(参考) 5F001 AA17
5F083 FR00 JA15 JA38
5G303 AA10 AB20 BA03 CA01 CB16
CB25 CB35 CB39 DA01